

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-278617

(P2000-278617A)

(43) 公開日 平成12年10月6日 (2000.10.6)

(51) Int.Cl.<sup>7</sup>

H 0 4 N 5/335

識別記号

F I

H 0 4 N 5/335

テーマコード (参考)

Z 5 C 0 2 4

審査請求 未請求 請求項の数7 O L (全 8 頁)

(21) 出願番号 特願平11-83514 ✓  
 (22) 出願日 平成11年3月26日 (1999.3.26)

(71) 出願人 000005201  
 富士写真フイルム株式会社  
 神奈川県南足柄市中沼210番地  
 (72) 発明者 久保 直基  
 埼玉県朝霞市泉水3丁目11番46号 富士写  
 真フイルム株式会社内  
 (72) 発明者 玉山 宏  
 埼玉県朝霞市泉水3丁目11番46号 富士写  
 真フイルム株式会社内  
 (74) 代理人 100083116  
 弁理士 松浦 憲三

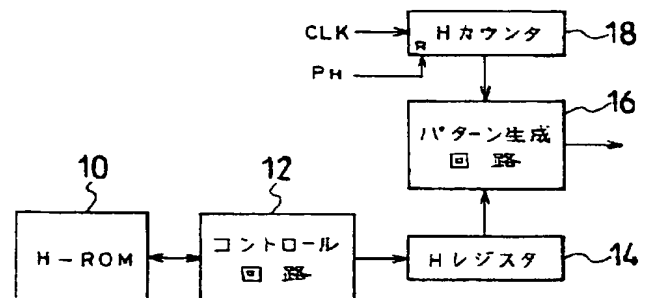
最終頁に続く

(54) 【発明の名称】 タイミングパルス発生装置

(57) 【要約】

【課題】 タイミングパルスを生成するために使用するデータ量を大幅に圧縮し、そのデータを記憶する記憶手段として安価なものを使用可能にする。

【解決手段】 固体撮像素子から画像信号を得るために使用する各種のタイミングパルスを発生させるタイミングパルス発生装置であり、H-ROM 10には、1水平走査期間の最初に発生させる1周期分のタイミングパルスのデータと、そのタイミングパルスの1水平走査期間内の繰り返し数とからなるパターンデータが記憶されている。H-ROM 10からは適宜のパターンデータが読み出され、Hレジスタ 14にセットされる。パターン生成回路 16はHカウンタ 18のカウント値とHレジスタ 14にセットされたパターンデータに基づいてタイミングパルスを生成する。これにより、タイミングパルスの1水平走査期間内の繰り返し数が多くてもパターンデータのデータ量が増加することがない。



## 【特許請求の範囲】

【請求項 1】 固体撮像素子から画像信号を得るために使用する各種のタイミングパルスを発生させるタイミングパルス発生装置であって、

水平同期信号に同期してリセットされるとともに基準クロックをカウントする水平カウンタと、

各タイミングパルスを生成するために使用するパターンデータであって、1 水平走査期間の最初に発生させる 1 周期分のタイミングパルスを示すデータと、該タイミングパルスの 1 水平走査期間内の繰り返し数とを示すパターンデータを記憶する記憶手段と、

前記記憶手段から所要のタイミングパルスに対応するパターンデータを読み出し、該パターンデータを水平レジスタにセットする手段と、

前記水平カウンタのカウント値及び前記水平レジスタにセットされたパターンデータに基づいてタイミングパルスを生成して出力するタイミングパルス生成手段と、を備えたことを特徴とするタイミングパルス発生装置。

【請求項 2】 固体撮像素子から画像信号を得るために使用する各種のタイミングパルスを水平レジスタにセットされたタイミングパルスを示すパターンデータに基づいて発生させるタイミングパルス発生装置であって、垂直同期信号に同期してリセットされるとともに水平同期信号に同期したクロックをカウントする垂直カウンタと、

複数の種類のタイミングパルスを発生させるための複数のパターンデータを記憶する第 1 の記憶手段と、

1 フィールド又は 1 フレームに出力される 1 又は複数の種類のタイミングパルスを所定の順序で出力すべく配列された前記パターンデータのパターン名と、各パターン名に対応するタイミングパルスの垂直方向の切り替わり位置とを示すモードデータを、前記固体撮像素子の各駆動モードに応じて複数記憶する第 2 の記憶手段と、

前記固体撮像素子の駆動モードに応じて前記第 2 の記憶手段からモードデータを選択し、該モードデータを垂直レジスタにセットする手段と、

前記垂直カウンタのカウント値及び前記垂直レジスタにセットされたモードデータに基づいて前記第 1 の記憶手段からパターンデータを読み出し、該パターンデータを前記水平レジスタにセットする手段と、

を備えたことを特徴とするタイミングパルス発生装置。

【請求項 3】 固体撮像素子から画像信号を得るために使用する各種のタイミングパルスを発生させるタイミングパルス発生装置であって、

水平同期信号に同期してリセットされるとともに基準クロックをカウントする水平カウンタと、

各タイミングパルスを生成するために使用するパターンデータであって、1 水平走査期間の最初に発生させる 1 周期分のタイミングパルスを示すデータと、該タイミングパルスの 1 水平走査期間内の繰り返し数とを示すパ

ターンデータを記憶する第 1 の記憶手段と、

垂直同期信号に同期してリセットされるとともに水平同期信号に同期したクロックをカウントする垂直カウンタと、

1 フィールド又は 1 フレームに出力される 1 又は複数の種類のタイミングパルスを所定の順序で出力すべく配列された前記パターンデータのパターン名と、各パターン名に対応するタイミングパルスの垂直方向の切り替わり位置とを示すモードデータを、前記固体撮像素子の各駆動モードに応じて複数記憶する第 2 の記憶手段と、

前記固体撮像素子の駆動モードに応じて前記第 2 の記憶手段からモードデータを選択し、該モードデータを垂直レジスタにセットする手段と、

前記垂直カウンタのカウント値及び前記垂直レジスタにセットされたモードデータに基づいて前記第 1 の記憶手段からパターンデータを読み出し、該パターンデータを水平レジスタにセットする制御手段と、

前記水平カウンタのカウント値及び前記水平レジスタにセットされたパターンデータに基づいてタイミングパルスを生成して出力するタイミングパルス生成手段と、を備えたことを特徴とするタイミングパルス発生装置。

【請求項 4】 前記 1 水平走査期間の最初に発生させる 1 周期分のタイミングパルスを示すデータは、1 水平走査開始時点の開始極性と、前記開始極性が最初に変化する変化点の第 1 の位置と、前記変化点の経過後に開始極性に最初に戻る変化点の第 2 の位置と、タイミングパルスの 1 周期の長さを示すパターン長とからなる請求項 1 又は 3 のタイミングパルス発生装置。

【請求項 5】 前記タイミングパルス生成手段は、1 水平走査の走査開始時点に信号レベルを前記パターンデータの開始極性とし、前記水平カウンタのカウント値が前記パターンデータの第 1 の位置に達すると、前記信号レベルを前記開始極性から変化させ、前記水平カウンタのカウント値が前記パターンデータの第 2 の位置に達すると、前記信号レベルを前記開始極性に戻し、前記水平カウンタのカウント値が前記パターンデータのパターン長に達する前記開始極性を維持することにより 1 周期分のタイミングパルスを発生し、該タイミングパルスの発生を前記パターンデータの繰り返し数だけ発生させることを特徴とする請求項 4 のタイミングパルス発生装置。

【請求項 6】 前記パターンデータを前記水平レジスタにセットする手段は、前記垂直レジスタにセットされたモードデータの最初のパターン名に対応するパターンデータを 1 垂直走査の走査開始時に前記水平レジスタにセットし、前記垂直カウンタのカウント値が垂直方向における次のタイミングパルスの切り替わり位置に達すると、次のパターン名に対応するパターンデータを前記水平レジスタにセットし、これを前記モードデータとして記憶されているパターン名の配列順に行うことを特徴とする請求項 2 又は 3 のタイミングパルス発生装置。

【請求項 7】 前記モードデータを垂直レジスタにセットする手段は、前記固体撮像素子の駆動モードに応じて垂直同期期間ごとにモード名をモードレジスタにセットする手段と、前記モードレジスタにセットされたモード名に応じて前記第 2 の記憶手段からモードデータを読み出す手段とを有することを特徴とする請求項 2、3 又は 6 のタイミングパルス発生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はタイミングパルス発生装置に係り、特に固体撮像素子から画像信号を得るために使用する各種のタイミングパルスを発生させるタイミングパルス発生装置に関する。

【0002】

【従来の技術】従来のこの種のタイミングパルス発生装置は、1 フレーム期間の基準クロックをカウントすることによってアドレスデータを発生するカウンタと、1 フレーム期間のタイミングパルスを生成するためのデータ（“1” レベル又は“0” レベルのデータ）が記録されたリードオンリーメモリ（ROM）とから構成され、前記カウンタからのアドレスデータに基づいて ROM から“1” 又は“0” のデータを逐次読み出し、これによりタイミングパルスを発生させるようにしている。

【0003】従って、固体撮像素子の 1 画面内で 1 つのタイミングパルスを発生させるためには、1 画面のサイズを  $780 \times 525$  とすると、ROM の記憶容量は  $780 \times 525 = 50 \text{ K}$  バイト必要となる。更に、固体撮像素子を駆動するためには複数のタイミングパルスを必要とし、また、通常の撮影時の駆動モードの他にムービー用の駆動モード、オートフォーカス用の駆動モードなどの複数の駆動モードを有するため、 $50 \text{ K}$  バイト  $\times$  パルス種類の数  $\times$  モード数より、ROM の記憶容量は最低でも 1 M バイト必要になり、ROM の記録容量が膨大になるという問題がある。

【0004】そこで、上記 ROM の記憶容量を削減することができるタイミングパルス発生回路が提案されている（特開平 9-205591 号公報参照）。このタイミングパルス発生回路は、タイミングパルスの変化点のデータと、そのデータのデータ保持期間のみを ROM に格納し、この ROM からデータの読み出しを制御することによってタイミングパルスを発生するようにしている。

【0005】

【発明が解決しようとする課題】しかしながら、上記タイミングパルス発生回路の場合、タイミングパルスの変化点が多いと、その分だけ ROM に記憶させるデータが多くなり、また、そのデータ  $\times$  固体撮像素子の読み出しモード数だけ ROM データが必要になるという問題がある。更に、水平方向のタイミングパルスは、垂直方向の全てのラインで同じものとは限らないため、複数のタイミングパルスを発生させ、ラインの位置に応じて必要と

するタイミングパルスのみを選択する必要がある、回路が複雑になるという問題がある。

【0006】本発明はこのような事情に鑑みてなされたもので、タイミングパルスを生成するために使用するデータ量を大幅に圧縮することができ、そのデータを記憶する記憶手段として安価なものを使用することができるタイミングパルス発生装置を提供することを目的とする。

【0007】

【課題を解決するための手段】前記目的を達成するために、本願請求項 1 に係る発明は、固体撮像素子から画像信号を得るために使用する各種のタイミングパルスを発生させるタイミングパルス発生装置であって、水平同期信号に同期してリセットされるとともに基準クロックをカウントする水平カウンタと、各タイミングパルスを生成するために使用するパターンデータであって、1 水平走査期間の最初に発生させる 1 周期分のタイミングパルスを示すデータと、該タイミングパルスの 1 水平走査期間内の繰り返し数とを示すパターンデータを記憶する記憶手段と、前記記憶手段から所要のタイミングパルスに対応するパターンデータを読み出し、該パターンデータを水平レジスタにセットする手段と、前記水平カウンタのカウント値及び前記水平レジスタにセットされたパターンデータに基づいてタイミングパルスを生成して出力するタイミングパルス生成手段と、を備えたことを特徴としている。

【0008】即ち、1 水平走査期間の最初に発生させる 1 周期分のタイミングパルスのデータと、そのタイミングパルスの 1 水平走査期間内の繰り返し数とからなるパターンデータに基づいてタイミングパルスを発生するようにしている。従って、タイミングパルスの 1 水平走査期間内の繰り返し数が多くてもパターンデータのデータ量が増加することがない。

【0009】本願請求項 2 に係る発明は、固体撮像素子から画像信号を得るために使用する各種のタイミングパルスを水平レジスタにセットされたタイミングパルスを示すパターンデータに基づいて発生させるタイミングパルス発生装置であって、垂直同期信号に同期してリセットされるとともに水平同期信号に同期したクロックをカウントする垂直カウンタと、複数の種類のタイミングパルスを発生させるための複数のパターンデータを記憶する第 1 の記憶手段と、1 フィールド又は 1 フレームに出力される 1 又は複数の種類のタイミングパルスを所定の順序で出力すべく配列された前記パターンデータのパターン名と、各パターン名に対応するタイミングパルスの垂直方向の切り替わり位置とを示すモードデータを、前記固体撮像素子の各駆動モードに応じて複数記憶する第 2 の記憶手段と、前記固体撮像素子の駆動モードに応じて前記第 2 の記憶手段からモードデータを選択し、該モードデータを垂直レジスタにセットする手段と、前記垂

直カウンタのカウント値及び前記垂直レジスタにセットされたモードデータに基づいて前記第1の記憶手段からパターンデータを読み出し、該パターンデータを前記水平レジスタにセットする手段と、を備えたことを特徴としている。

【0010】即ち、固体撮像素子の駆動モードに応じて第2の記憶手段からモードデータを選択し、このモードデータを垂直レジスタにセットする。ここで、モードデータは、1フィールド又は1フレームに出力される1又は複数の種類のタイミングパルスを所定の順序で出力すべく配列されたパターンデータのパターン名と、各パターン名に対応するタイミングパルスの垂直方向の切り替わり位置とを示すものである。

【0011】従って、前記垂直レジスタにセットされたモードデータに基づいて1画面内の垂直方向の適宜の位置で切り替わるタイミングパルスを発生することができ、また、モード数が多くても第1の記憶手段に記憶されている共通のパターンデータを利用するため、データ量が多くなることがない。本願請求項3に係る発明は、固体撮像素子から画像信号を得るために使用する各種のタイミングパルスを発生させるタイミングパルス発生装置であって、水平同期信号に同期してリセットされるとともに基準クロックをカウントする水平カウンタと、各タイミングパルスを生成するために使用するパターンデータであって、1水平走査期間の最初に発生させる1周期分のタイミングパルスを示すデータと、該タイミングパルスの1水平走査期間内の繰り返し数とを示すパターンデータを記憶する第1の記憶手段と、垂直同期信号に同期してリセットされるとともに水平同期信号に同期したクロックをカウントする垂直カウンタと、1フィールド又は1フレームに出力される1又は複数の種類のタイミングパルスを所定の順序で出力すべく配列された前記パターンデータのパターン名と、各パターン名に対応するタイミングパルスの垂直方向の切り替わり位置とを示すモードデータを、前記固体撮像素子の各駆動モードに応じて複数記憶する第2の記憶手段と、前記固体撮像素子の駆動モードに応じて前記第2の記憶手段からモードデータを選択し、該モードデータを垂直レジスタにセットする手段と、前記垂直カウンタのカウント値及び前記垂直レジスタにセットされたモードデータに基づいて前記第1の記憶手段からパターンデータを読み出し、該パターンデータを水平レジスタにセットする制御手段と、前記水平カウンタのカウント値及び前記水平レジスタにセットされたパターンデータに基づいてタイミングパルスを生成して出力するタイミングパルス生成手段と、を備えたことを特徴としている。

【0012】即ち、本願請求項3に係る発明は、上記本願請求項1及び2に係る発明を組み合わせたものであり、両者の作用効果を有する。ところで、本願請求項1又は3に記載の1水平走査期間の最初に発生させる1周

期分のタイミングパルスを示すデータは、本願請求項4に示すように1水平走査開始時点の開始極性と、前記開始極性が最初に変化する変化点の第1の位置と、前記変化点の経過後に開始極性に最初に戻る変化点の第2の位置と、タイミングパルスの1周期の長さを示すパターン長とからなり、これによりパターンデータのデータ量をより少なくできるようにしている。

【0013】また、前記タイミングパルス生成手段は、本願請求項5に示すように1水平走査の走査開始時点に信号レベルを前記パターンデータの開始極性とし、前記水平カウンタのカウント値が前記パターンデータの第1の位置に達すると、前記信号レベルを前記開始極性から変化させ、前記水平カウンタのカウント値が前記パターンデータの第2の位置に達すると、前記信号レベルを前記開始極性に戻し、前記水平カウンタのカウント値が前記パターンデータのパターン長さに達する前記開始極性を維持することにより1周期分のタイミングパルスを発生し、該タイミングパルスの発生を前記パターンデータの繰り返し数だけ発生させることを特徴としている。

【0014】本願請求項2又は3に記載のパターンデータを前記水平レジスタにセットする手段は、本願請求項6に示すように前記垂直レジスタにセットされたモードデータの最初のパターン名に対応するパターンデータを1垂直走査の走査開始時に前記水平レジスタにセットし、前記垂直カウンタのカウント値が垂直方向における次のタイミングパルスの切り替わり位置に達すると、次のパターン名に対応するパターンデータを前記水平レジスタにセットし、これを前記モードデータとして記憶されているパターン名の配列順に行うことを特徴としている。

【0015】また、前記モードデータを垂直レジスタにセットする手段は、本願請求項7に示すように前記固体撮像素子の駆動モードに応じて垂直同期期間ごとにモード名をモードレジスタにセットする手段と、前記モードレジスタにセットされたモード名に応じて前記第2の記憶手段からモードデータを読み出す手段とを有することを特徴としている。

【0016】

【発明の実施の形態】以下添付図面に従って本発明に係るタイミングパルス発生装置の好ましい実施の形態について詳説する。図1は本発明に係るタイミングパルス発生装置の実施の形態を示すブロック図である。

【0017】このタイミングパルス発生装置は、固体撮像素子（この実施の形態では3相CCD）を駆動するための各種のタイミングパルスを発生させるもので、主として水平ROM（H-ROM）10と、コントロール回路12と、水平レジスタ（Hレジスタ）14と、パターン生成回路16と、水平カウンタ（Hカウンタ）18とから構成されている。

【0018】H-ROM10には、複数のタイミングパ

ルスを生成するために使用する複数のパターンデータが予め記憶されている。ここで、パターンデータについて説明する。いま、3相CCDに蓄積された電荷を垂直方向に転送するための3相のタイミングパルス(3相の垂直転送クロック) V1~V3を発生させる場合について説明する。

【0019】この場合、H-ROM10には、図2に示すような基本パターンa、b、c…を含むパターンデータを記憶させておく。尚、図2では基本パターンaのみが示されている。基本パターンは、1水平走査期間(1H)の最初に発生させる1周期分のタイミングパルスを示すデータであり、1Hの開始時点の開始極性と、開始極性が最初に変化する変化点の位置と、最初の変化点の経過後に開始極性が最初に戻る変化点の位置と、タイミングパルスの1周期の長さを示すパターン長とを示すデータとから構成されている。

【0020】図3(A)~(C)はそれぞれ図2に示した基本パターンaに対応する3相の垂直転送クロックV1~V3を示す波形図である。この基本パターンa中の垂直転送クロックV1の開始極性は、図2及び図3に示すように“1”が設定され、この開始極性が最初に変化する変化点の水平位置は5が設定され、次の変化点の水平位置は25が設定され、パターン長は40が設定されている。同様に、基本パターンaの垂直転送クロックV2、V3の開始極性、最初の変化点の水平位置、及び次の変化点の水平位置も設定される。

【0021】尚、上記のようにして設定された各数値は、1Hの開始時点から基準クロックをカウントするHカウンタ18のカウント値に対応している。また、3相の垂直転送クロックV1~V3の場合には、各クロックの周期は同じため、パターン長は共通している。そして、H-ROM10に記憶される各パターンデータは、図4に示すように前記基本パターンと、この基本パターンの1H内での繰り返し数とから構成されている。尚、図4に示すようにパターンデータは、基本パターンが同一であっても繰り返し数が異なる場合には、異なるパターン名で登録されている。

【0022】図1に示すコントロール回路12は、H-ROM10から所望のタイミングパルスに対応するパターンデータを読み出し、このパターンデータをHレジスタ14にセットする。一方、Hカウンタ18は、水平同期信号(HD)に同期したパルスP<sub>H</sub>によってリセットされ、基準クロックCLKをカウントし、そのカウント値を1ラインの水平位置を示すデータとしてパターン生成回路16に出力する。パターン生成回路16の他の入力には、Hレジスタ14にセットされたパターンデータが加えられており、パターン生成回路16はHカウンタ18から加えられるカウント値と、Hレジスタ14にセットされたパターンデータとに基づいてタイミングパルスを生成して出力する。

【0023】即ち、パターン生成回路16は、図2及び図3に示すようにHカウンタ18のカウント値が0から最初の変化点の水平位置(水平位置を示す数値)までの期間は、パターンデータの開始極性を示す信号レベルを出力し、Hカウンタ18のカウント値が最初の変化点の水平位置から次の変化点の水平位置までの期間は、前記開始極性を変化させた信号レベル(開始極性が“1”の場合には“0”、“0”の場合には“1”)を出力し、更にHカウンタ18のカウント値が次の変化点の水平位置からパターン長の水平位置までの期間は、開始極性の信号レベルに戻す。これにより、1Hの最初に発生させる1周期分のタイミングパルスが生成されることになる。

【0024】そして、Hレジスタ14にセットされたパターンデータが示す繰り返し数だけ、上記タイミングパルスを繰り返して生成する。例えば、1HのN番目に発生させるタイミングパルスを生成する場合には、Hカウンタ18のカウント値からN周期分のパターン長に対応する数値を減算し、その減算したカウント値と基本パターンの数値に基づいて生成するか、又は基本パターンの各数値にN周期分のパターン長に対応する数値を加算し、その加算した値とHカウンタ18のカウント値に基づいて生成する。又は、パターン長に等しいカウンタをN周期分だけ回すことにより、このカウンタの値と、基本パターンの各数値に基づいて生成する。

【0025】尚、Hレジスタ14にセットされたパターンデータが変更されない場合には、パターン生成回路16から出力されるタイミングパルスのパターンは、各ラインでそれぞれ同じになる。次に、図1に示したコントロール回路12について詳説する。図5は上記コントロール回路12の構成を示すブロック図である。同図に示すように、このコントロール回路12は、垂直カウンタ(Vカウンタ)20と、パターンデータ制御回路22と、垂直レジスタ(Vレジスタ)24と、コントロール回路26と、垂直ROM(V-ROM)28とから構成されている。

【0026】Vカウンタ20は、垂直同期信号(VD)に同期したパルスP<sub>V</sub>によってリセットされ、水平同期信号(HD)に同期したパルスP<sub>H</sub>をカウントし、そのカウント値をラインの垂直位置を示すデータとしてパターンデータ制御回路22に出力する。一方、V-ROM28には、固体撮像素子の駆動モードに応じて複数のモードデータが記憶されている。このモードデータは、図6に示すように1フィールド又は1フレームに出力される1又は複数の種類のタイミングパルスを所定の順序で出力すべく配列されたパターンデータのパターン名と、各パターン名に対応するタイミングパルスの垂直方向の切り替わり位置とから構成されている。尚、図6では、モードAに関するモードデータを示している。

【0027】上記モードAの場合には、パターンA、B、C、Dの順にタイミングパルスが切り替わるモード

であり、かつパターンAからパターンBへの切り替り点は1ライン目であり、パターンBからパターンCへの切り替り点は3ライン目であり、パターンCからパターンDへの切り替り点は5ライン目であり、その後、1フィールドの最終ラインまでパターンDが出力されるモードを示している。

【0028】コントロール回路26は上記V-ROM28から所要のモードデータを読み出し、これをVレジスタ24にセットする。パターンデータ制御回路22の一方の入力には、Vレジスタ24にセットされたモードデータが加えられ、他の入力にはVカウンタ20からライン位置を示すカウント値が加えられており、パターン生成回路16はVカウンタ20から加えられるカウント値とVレジスタ24にセットされたモードデータとに基づいてH-ROM10からパターンデータを読み出し、このパターンデータをHレジスタ14にセットする。

【0029】即ち、パターンデータ制御回路22は、図6に示すモードデータがVレジスタ24にセットされている場合には、図6及び図7に示すようにVカウンタ20のカウント値が0の時にはパターンAのパターンデータをH-ROM10から読み出してHレジスタ14にセットする。同様に、Vカウンタ20のカウント値が1になると、パターンBのパターンデータをHレジスタ14にセットし、カウント値が3になるとパターンCのパターンデータをHレジスタ14にセットし、カウント値が5になるとパターンDのパターンデータをHレジスタ14にセットする。

【0030】このようにしてHレジスタ14にセットされるパターンデータが変更されることにより、図1に示したパターン生成回路16は、1フィールドの垂直位置に応じて切り替わるタイミングパルスを生成することができる。次に、図5に示したコントロール回路26について詳説する。図8は上記コントロール回路26の構成を示すブロック図である。同図に示すように、このコントロール回路26は、モードレジスタ(Mレジスタ)30と、モード制御回路32とから構成されている。

【0031】Mレジスタ30には、マイコン34からのシリアル通信などにより適宜のモード名がセットされる。モード制御回路32は、垂直同期期間(1V)ごとにMレジスタ30にセットされたモード名に対応するモードデータをV-ROM28から読み出し、これをVレジスタ24にセットする。従って、固体撮像素子の駆動モード1がモードAのみの場合には、Vレジスタ24にはモードAに対応するモードデータがセットされ、固体撮像素子の駆動モード2が1VごとにモードA、Bに切り替わる場合には、Vレジスタ24にはモードAに対応するモードデータと、モードBに対応するモードデータとが1Vごとに切り替えられてセットされる。

【0032】これによれば、V-ROM28には1V単位のモードデータのみを記憶させるだけで、1Vごとに

モードデータが変化する駆動モードにも対応させることができる。尚、H-ROM10のパターンデータをHレジスタ14にロードする期間として、図9に示すように水平同期信号HDの直前とし、一方、V-ROM28のモードデータをVレジスタ24にロードする期間として、垂直同期信号VDの1H前の水平同期信号HDの出力期間とすることで、出力途中の信号波形を変化させることなく(支障をきたすことなく)、レジスタへのデータ設定が可能となる。ただし、ロード期間中の波形出力は、フリーズなどの処理をすれば良い。また、レジスタの1段手前にバッファを設けるとともに、バッファに次のパターンデータを格納しておき、水平同期信号HDの立ち下がりでバッファの内容をロードするようにすれば、出力波形をフリーズしなくてもよい。

【0033】本発明に係るタイミングパルス発生装置を集積回路(IC)で構成する場合、パターンデータ等をROMに記憶させると、ICが固定されて種々の固体撮像素子に対応できなくなる。そこで、ROMの代わりにSRAMなどの書換え可能な記憶手段や外部アクセス手段をICに組み込み、パターンデータはマイコンプログラムと同じROMに格納し、このパターンデータをSRAMにロードするようにしてもよい。この場合には、用途に応じてプログラムで自由なタイミングパルスを発生させることができる。さらに、余分なROMを新たに加える必要もなくなる。

【0034】更に、この実施の形態では、CCDを駆動する場合について説明したが、本発明はCMOSセンサ用にも適用することができる。記憶させるようにしてもよい。

【0035】

【発明の効果】以上説明したように本発明によれば、タイミングパルスを生成するために使用するデータ量を大幅に圧縮することができ、そのデータを記憶する記憶手段として安価なものを使用することができる。

【図面の簡単な説明】

【図1】本発明に係るタイミングパルス発生装置の実施の形態を示すブロック図

【図2】図1に示したH-ROMに格納されるパターンデータを構成する基本パターンの一例を示す図表

【図3】図2に示した基本パターンに対応するタイミングパルスの波形図

【図4】図1に示したH-ROMに格納されるパターンデータの一例を示す図表

【図5】図1に示したコントロール回路の構成を示すブロック図

【図6】図5に示したV-ROMに格納されるモードデータの一例を示す図表

【図7】図6に示したモードデータに対応するタイミングパルスの出力パターンを示す図

【図8】図5に示したコントロール回路の構成を示すブ

## ロック図

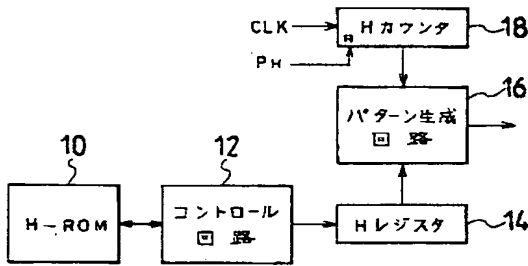
【図 9】 パターンデータ及びモードデータのレジスタへのロード可能期間を示す図

【符号の説明】

10…H-ROM、12、26…コントロール回路、1

4…Hレジスタ、16…パターン生成回路、18…Hカウンタ、20…Vカウンタ、22…パターンデータ制御回路、24…Vレジスタ、28…V-ROM、30…Mレジスタ、32…モード制御回路、34…マイコン

【図 1】

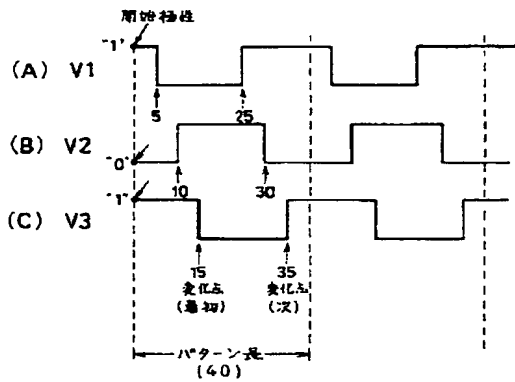


【図 2】

基本パターン C

	開始極性	変化点 (最初)	変化点 (次)	パターン長
V1	1	5	25	40
V2	0	10	30	
V3	1	15	35	

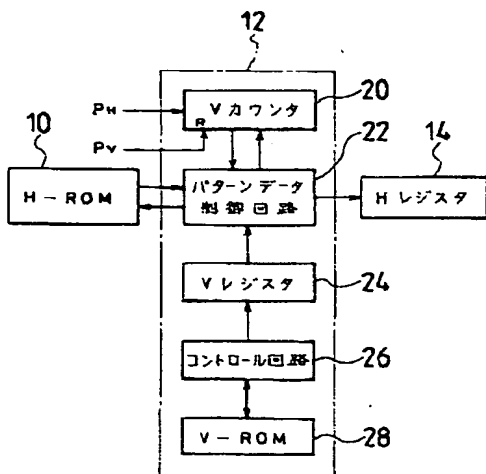
【図 3】



【図 4】

パターン名	基本パターン	繰り返し数
パターン A	a	1
パターン B	a	5
パターン C	b	1
パターン D	c	1
パターン E	c	15
...	...	...

【図 5】

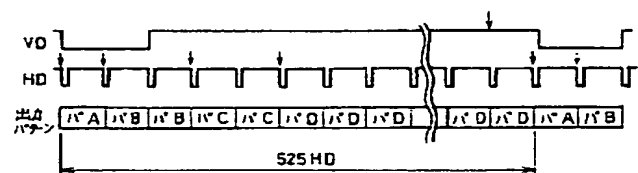


【図 6】

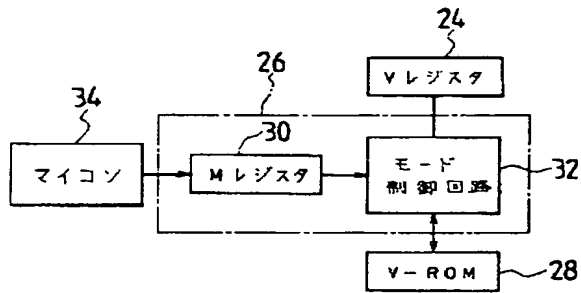
モード A

パターン名	切り替わり点
パターン A	0
パターン B	1
パターン C	3
パターン D	5

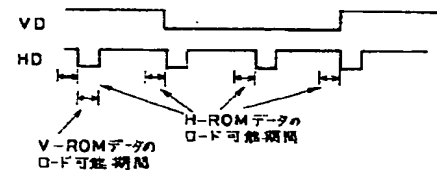
【図 7】



【図 8】



【図 9】



フロントページの続き

(72)発明者 矢野 孝  
埼玉県朝霞市泉水3丁目11番46号 富士写  
真フィルム株式会社内

Fターム(参考) 5C024 AA01 CA00 FA01 GA11 HA09  
HA23 JA24